

データセンター向け SSD への適用を目指した新型相変化デバイス (TRAM) の開発に成功

GeTe/Sb₂Te₃ 超格子の原子構造と抵抗変化機構を解明し、組成と構造を最適化して低電力を実現

超低電力デバイス技術研究組合（理事長：河部本章/以下、LEAP と略記）は国立大学法人名古屋大学と独立行政法人産業技術総合研究所（以下、産総研と略記）との共同研究により、データセンター向け固体ストレージ SSD (Solid State Drive) への適用を目指した新型相変化デバイスを開発し、優れた低電力動作と、高信頼性を実証しました。この日本発の新デバイスを TRAM (topological-switching RAM) と名付けました。

今後、データセンター向け SSD、特に、アクセスが集中するストレージ階層には、これまでにない高速処理能力が求められます。SSD の不揮発メモリには、現在、フラッシュメモリが用いられています。フラッシュメモリは多値記憶により大容量化を達成していますが、そのためにデータ転送速度が遅く、高い内部電圧が必要で消費電力が大きいという課題があります。

TRAM は GeTe/Sb₂Te₃ 超格子材料を用いた新メモリです。先のリリース（2013 年 12 月、2014 年 6 月）では、書換動作後に GeTe/Sb₂Te₃ 超格子膜が保持される“溶融を伴わない”抵抗変化を実証し、CMOS 基板上への TRAM デバイス試作を世界で初めて行い、従来比 1/2 の低電圧動作を確認しました。今回、GeTe/Sb₂Te₃ 超格子の組成や構造を最適化した TRAM デバイスを世界で初めて開発し、従来比（2013 年 12 月）1/2 の低電流動作、高抵抗化/低抵抗化の電流比 1（従来 4）の動作を確認しました。さらに、スイッチング性能の優れた GeTe/Sb₂Te₃ の超格子構造を原子スケールで解明し、TRAM が従来の結晶-非晶質間遷移と異なる、結晶-結晶遷移モデルで説明できることを原子レベルで実証しました。

本技術を適用することで、書き込み/消去の性能差の小さい高速、低電力、高信頼の SSD デバイスを実現でき、その高性能化を利用したチップ個数の削減によるストレージシステムの低コスト化や、データセンターの低電力化に貢献することが期待されます。今後、実用化を目指した集積化実証の研究開発を進めていきます。

本研究は、平成 22 年度経済産業省産業技術研究開発委託費「低炭素社会を実現する超低電圧デバイスプロジェクト」の委託研究として行ったものです。平成 23 年度からは、独立行政法人新エネルギー・産業技術総合開発機構（NEDO）「低炭素社会を実現する超低電圧デバイスプロジェクト」に係わる業務委託として実施しています。また、デバイス試作に関しては、産総研のスーパークリーンルーム産学官連携研究棟（SCR）を使用し、スーパークリーンルーム運営室にご協力頂きました。

今回の技術の詳細は、米国サンフランシスコで 12 月 15 日から開催される半導体デバイス、プロセス関係の国際会議「2014 IEEE International Electron Devices Meeting」にて発表します。本内容は、LEAP 相変化グループと名古屋大学の洗平昌晃助教と白石賢二教授らのグループと産総研の齊藤雄太研究員と富永淳二首席研究員との共同研究によるものです。LEAP は SCR を利用してデバイスを試作し、低消費電力で動作する TRAM を実証しました。名古屋大学は、最先端の計算科学手法「第一原理計算」を用いて、GeTe/Sb₂Te₃ 超格子の抵抗変化に伴うエネルギー変化を明らかにしました。産総研は、透過型電子顕微鏡（TEM）観察を解析し、GeTe/Sb₂Te₃ 超格子の原子構造を明らかにしました。

【背景】

インターネットの普及と IT 技術の進化によって生まれた、大容量かつ多様なビッグデータ^{注3)}が注目を集めています。ビッグデータを効率良く記憶して利用するニーズに応えるために、ストレージ容量は、2020 年には現在の 10 倍（国内）に増大すると予想され、これと同時にデータの低電力・高速処理能力が求められています。現在のストレージの主流はハードディスクですが、それを置き換えて、より高性能な SSD を適用する動きが進んでいます。SSD の不揮発メモリには、現在フラッシュメモリが用いられています。フラッシュメモリは多値記憶により大容量化を達成していますが、そのためにデータ転送速度が遅く、高い内部電圧が必要で消費電力が大きいという課題があります。従来の SSD では単位電力当たりのデータ転送速度の要求が数年後には満たせなくなります。今後、特にアクセスが集中する最上位のストレージ階層において、これまでにない高速、低電力、高信頼などの特性を SSD に付加することが課題となります。

【TRAM Topological Switching Random Access Memory】

GeSbTe の合金材料を用いる従来の相変化デバイス（PCM または PRAM）は、結晶-非晶質転移を不揮発記録のメカニズムとしています。この相転移には、ジュール発熱^{注4)}による結晶の溶融が必要です。これに対して、LEAP が開発してきたのは、GeTe/Sb₂Te₃の超格子膜を用いるデバイスであり、溶融現象を伴わないのが特徴です。この材料は、Sb₂Te₃ 薄膜と GeTe 薄膜を交互に積層して作られるメタマテリアルであり、Ge 原子の短範囲移動によって抵抗変化が発生し、不揮発記憶として働きます。

超格子デバイスの電氣的特性は、PRAM の特性と大きく異なるため、我々はこの新メモリを“Topological switching random access memory (TRAM)”と名付けました。トポロジカルスイッチングとは、原子構造の変化により、電気伝導チャンネルが生成・消滅する現象を意味します。電荷注入による原子の短範囲移動の促進や、“融けない抵抗変化”が TRAM の主な特徴です（図 1）。

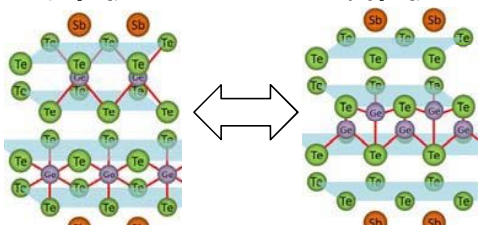
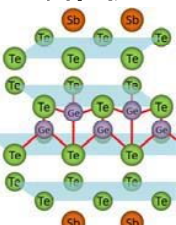
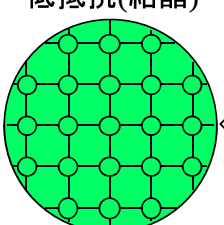
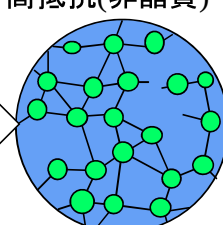
本開発技術	従来技術
TRAM	PRAM
Topological-switching random access memory	Phase-change random access memory
GeTe/Sb ₂ Te ₃ 超格子	Ge ₂ Sb ₂ Te ₅ 合金
電荷注入で動作	ジュール熱で動作
溶融しない	溶融する
低抵抗  Ge原子の短範囲移動 高抵抗 	低抵抗(結晶)  高抵抗(非晶質)  結晶-非晶質相転移

図 1 TRAM と PRAM の比較

【開発技術の概要】

LEAP では、 $\text{GeTe}/\text{Sb}_2\text{Te}_3$ 超格子材料を用いた新メモリを開発しています。先のリリースで、CMOS 基板上への TRAM デバイス試作を世界で初めて行い、従来比 40% の低電圧動作を確認しました (図 2)。

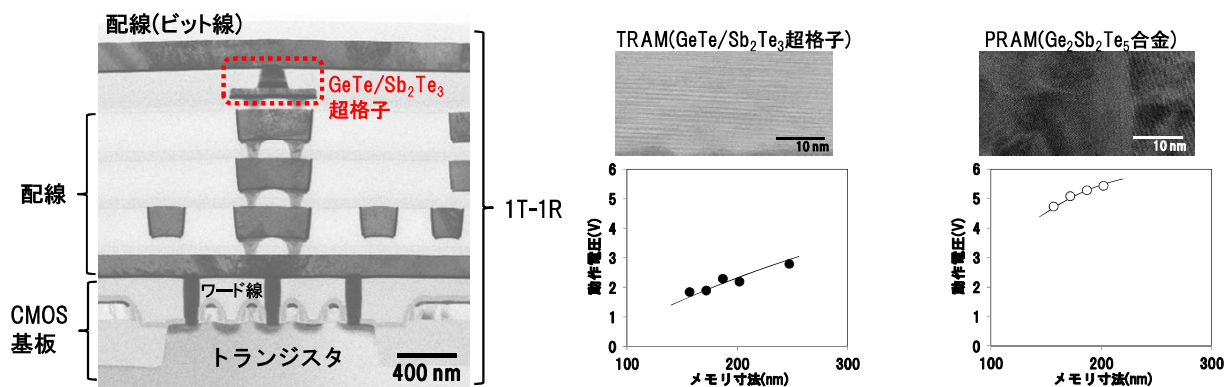


図 2 CMOS 基板上に試作した TRAM メモリセルの断面写真 (左)、TRAM (中央) と PRAM (右) の比較

このたびの開発では、さらなる低電力動作を実現するため、 $\text{GeTe}/\text{Sb}_2\text{Te}_3$ 超格子材料の開発に一旦立ち返り、理論計算や原子スケール観察を駆使して、その組成や構造を最適化し、スイッチング性能の優れた TRAM デバイスを開発することに成功しました。

開発した技術は以下の通りです。

(1) TRAM の結晶-結晶遷移モデルを構築

Ge 原子が超格子中を移動する際の最小エネルギー経路 (図 3 左) と超格子内の電荷が及ぼす影響 (図 3 右) を第一原理計算し、TRAM の結晶-結晶遷移モデルを構築しました。Ge 原子が移動する方向の原子の結合する強さが、電荷の増減に伴い変化することがわかりました。

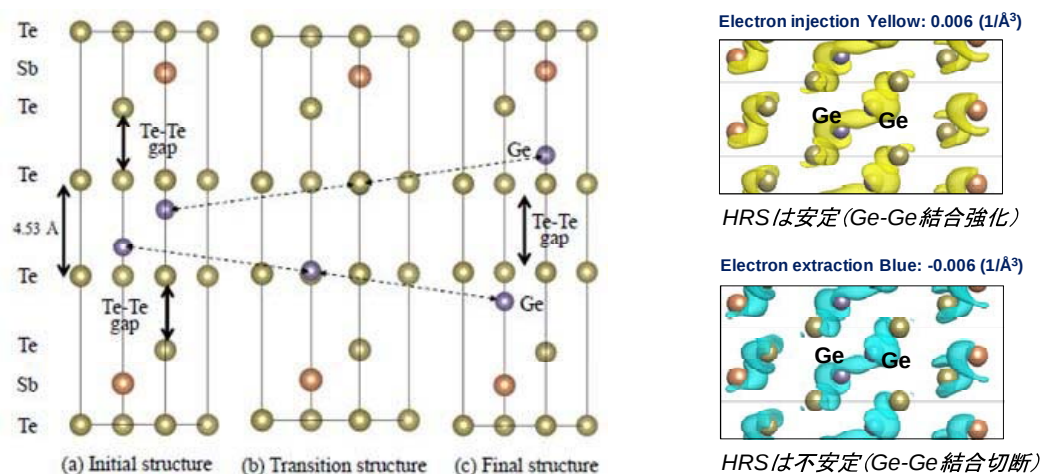


図 3 $\text{GeTe}/\text{Sb}_2\text{Te}_3$ 超格子の構造変化 (左) と電荷変化が Ge-Ge 結合に及ぼす影響 (右)
(a) Initial structure (左) が HRS (high resistance state) (右) に相当する。

(2) 様々な熱伝導率の材料を用いた TRAM デバイスを試作し、PRAM と異なる TRAM の特性を確認

従来の PRAM では、メモリセル材料の熱特性に依存して、その電気特性が顕著に変化します。本開発では、様々な熱伝導率の材料を超格子に用いて TRAM 素子を試作し（図 4 左）、高抵抗化に要する電圧が変化しないことを確認しました（図 4 右）。本結果は、TRAM の動作が、従来の PRAM のジュール発熱モデルと異なり、電荷注入で促進されるモデルで説明されることをサポートしています。

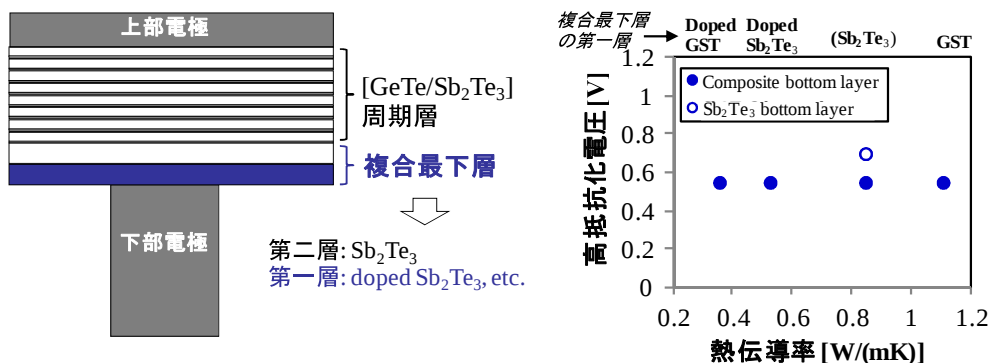


図 4 熱伝導率の異なる TRAM 実験デバイスの構造（左）と高抵抗化に要する電圧の比較（右）

(3) GeTe/Sb₂Te₃ 超格子構造を原子スケールで観察

透過型電子顕微鏡（Transmission Electron Microscopy : TEM）を用いて、GeTe/Sb₂Te₃ 超格子の構造を原子スケールで観察しました（図 5）。TRAM の抵抗変化は Ge の原子移動によって生じますが、図 6 の TEM 写真と原子モデルに示すように、Ge の原子層と Te の原子層が交差している様子を確認することにも成功しました。

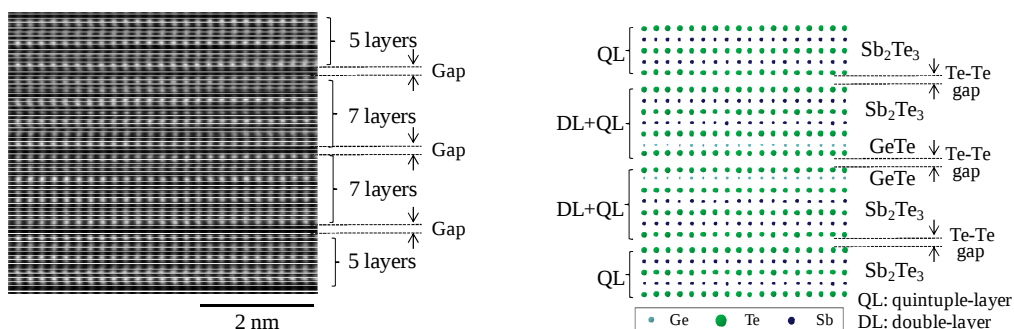


図 5 GeTe/Sb₂Te₃ 超格子の TEM 写真（左）と原子モデル（右）

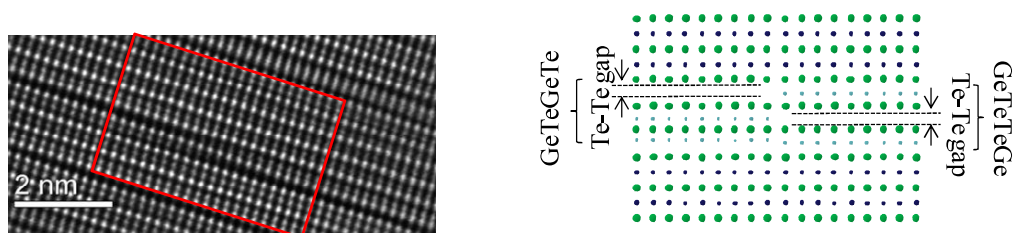


図 6 Ge の原子層と Te の原子層が交差している超格子の TEM 観察写真（左）と原子モデル（右）

(4) GeTe/Sb₂Te₃ 超格子材料の組成を最適化し、従来比 1/2 の低電流動作を実現

超格子内での原子移動の起こりやすさは超格子の組成に依存します。Ge 原子が少なく原子空孔が多い超格子では、原子が移動しやすく低エネルギーの書き換えが起こると考えられます（図 7）。

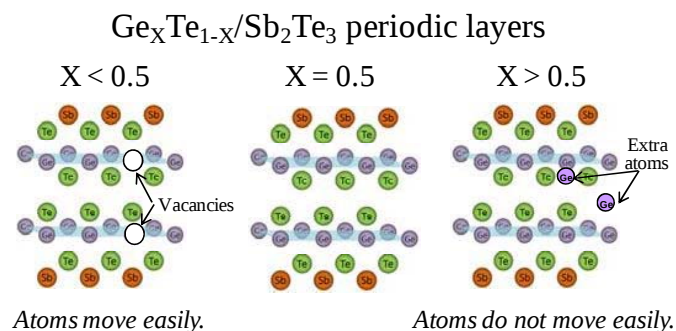


図 7 Ge_xTe_{1-x}/Sb₂Te₃ 超格子の原子モデル

従来の組成の超格子（ $x = 0.5$ ）を用いた TRAM の動作電圧は 1V ですが、本開発では、Ge_xTe_(1-x)/Sb₂Te₃ 超格子を用いた TRAM の抵抗素子の不揮発記録において、上記技術の Ge 欠損系超格子（ $x < 0.5$ ）を用いた TRAM の高抵抗化に要する電圧は 0.7V であることを確認しました（図 8 左）。低抵抗化に要する電圧も同様に変化しました（図 8 右）。Ge 欠損系超格子を用いた TRAM の動作電流は、従来比（2013 年 12 月）およそ 1/2 の 55 μ A で、高抵抗化/低抵抗化の電流比 1（従来 4）を実現しました（図 9）。Ge 過剰系超格子（ $x > 0.5$ ）では、抵抗変化が起こりませんでした。

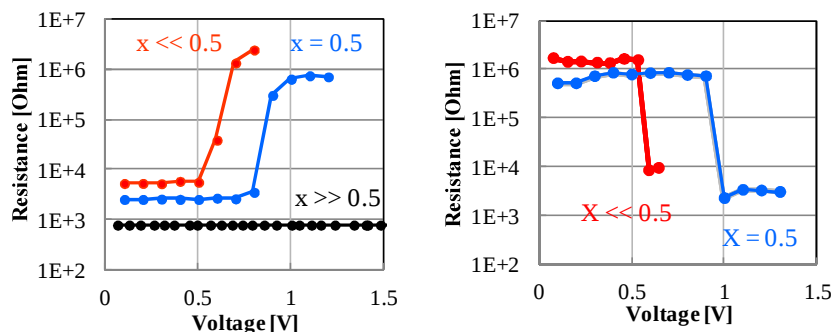


図 8 Ge_xTe_(1-x)/Sb₂Te₃ 超格子を用いた TRAM の高抵抗化電圧（左）と低抵抗化電圧（右）

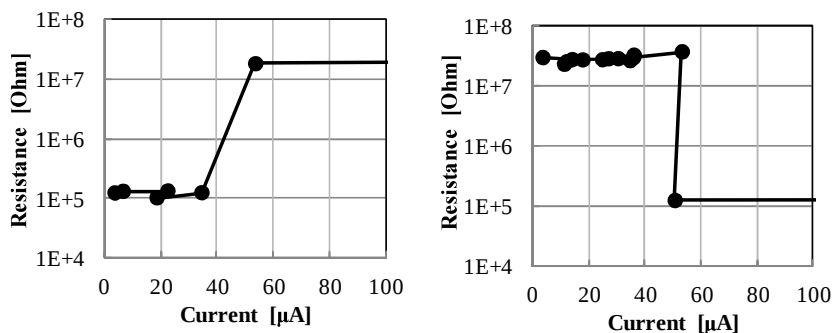


図 9 Ge 欠損系超格子（ $x << 0.5$ ）を用いた TRAM の高抵抗化電流（左）と低抵抗化電流（右）

【効果】

以上の開発技術により、相変化デバイスの書き込み電流が、従来比 1/2 に低減でき、書き込み/消去の性能差の小さい高速、低電力、高信頼などの特性を SSD に付加できます。さらに、高性能化に伴って、チップ個数の削減による低コスト化などのシステムメリットをもたらすと同時に、データセンターの低電力化に貢献することが期待されます。

【今後】

今回開発した技術により、従来の外部記憶を凌駕する超高速・低消費電力のストレージ階層最上位のデバイスの実現に向けて大きく前進しました。今後も実用化を目指した集積化実証の研究開発を進めていきます。

【用語の説明】

（注 1）超低電圧デバイス技術研究組合；Low-Power Electronics Association & Project (LEAP)。平成 22 年 5 月 21 日設立。現在の組合員企業は、(株)荏原製作所、東京エレクトロン(株)、(株)東芝、日本電気(株)、(株)日立国際電気、(株)日立製作所、富士通(株)、富士通セミコンダクター(株)、三菱電機(株)、ルネサス エレクトロニクス(株)。理事長は 富士通(株)河部本章。

（注 2）多値記憶；2 ビット以上の値をメモリに記憶させる技術。基本の 1 ビット記憶 (Single-Level-Cell, SLC) に対して、フラッシュメモリでは 2 ビット記憶 (Multiple-Level-Cell, MLC) や 3 ビット記憶 (Triple-Level-Cell, TLC) が主流となっている。多値記憶ではメモリセルのしきい電圧を多値にするため、より高電圧で長時間の動作が必要である。

（注 3）ビッグデータ；インターネットの普及と IT 技術の進化によって生まれた、これまで企業が扱ってきた以上に、より大容量かつ多様なデータを扱う新たな仕組みを表すもの。その特性は量、頻度（更新速度）、多様性（データの種類）によって表される。（出展：日立製作所ホームページ <http://www.hitachi.co.jp/products/it/bigdata/column/column01.html>）

（注 4）ジュール発熱；物質を電流が流れるときに熱が発生すること。