

報道の解禁日(日本時間)

(テレビ,ラジオ,インターネット) : 2025年9月1日(月) 15時

(新聞) : 2025年9月1日(月) 付夕刊

2025年8月26日

報道機関 各位

名大発 “GaN系”技術で半導体製造の重要課題を打開！ キオクシア岩手で検査・計測の基盤技術化プロジェクト始動

【本研究のポイント】

- ・半導体フォトカソード^{注1)}技術は、電子ビームを用いた半導体製造技術に対する技術革新の可能性が示唆されていたが、産業利用上、脆弱性の課題があった。
- ・GaN系半導体材料^{注2)}により、既存技術の20倍以上の高耐久性能を実現したことで、産業利用への課題が突破された。
- ・GaN系フォトカソードのナノ秒パルス電子ビームを活かした、選択的電子ビーム照射技術(Digital Selective e-Beaming: DSeB技術)が発明された。
- ・DSeB技術を用いて、メモリデバイス内の微細なトランジスタの非接触での駆動およびその観測や、高アスペクト比^{注3)}のシリコントレンチ底部の観測に成功した。
- ・3D構造を有するフラッシュメモリを製造するキオクシア岩手株式会社が研究成果に基づく応用技術の導入評価を開始する。同社の製造現場において、製造工程での本技術の歩留まり(ぶどまり)改善に向けた効果が検証される。

【研究概要】

2025年9月下旬、名古屋大学発スタートアップ企業の株式会社 Photo electron Soul(以下 PeS 社)と名古屋大学 天野・本田研究室が共同で研究開発を進める GaN 系半導体フォトカソード技術について、キオクシア岩手株式会社(岩手県北上市 以下キオクシア岩手)が導入評価を開始します。

これまでに PeS 社と天野・本田研究室は、GaN 系半導体材料を用いた次世代光電子ビーム源(GaN フォトカソード)の共同研究を行ってきました。そして PeS 社は、この共同研究成果を活用した GaN フォトカソードからの光電子ビーム技術を用いて、微小 MOS トランジスタやアスペクト比の高い構造を持つ、実際の半導体デバイスの電子顕微鏡撮像により、半導体デバイス製造の歩留まり改善に資する検査・計測に対する新しいアプローチの有効性を実証してきました。

これらの成果は、従来技術では困難だった半導体製造の前工程^{注4)}での電気的な非接触検査・計測のみならず、高アスペクト構造深部領域における欠陥や形状の検査・計測までの可能性を拓くものであり、半導体デバイス製造における有効な解決策が無かった歩留まり課題に対して、新たなソリューションを提供すると期待されます。

キオクシア岩手はこれらの実証を受け、将来的な製造ラインにおける基盤技術としての導入を見据え、製造現場における評価を開始します。今後、実際の工程における欠陥検出や原因特定等の歩留まり向上に対する本技術導入効果を詳細に検証していく方針です。

本取組みは、大学発技術の社会実装モデルとしても注目されており、大学発スタートアップと大手企業の連携による半導体製造革新の具体的な一歩となるものです。

【背景】

半導体フォトカソードからの光電子ビーム技術は、四半世紀以上前から、半導体製造に対して潜在した技術価値が示唆されてきましたが、産業応用には“脆弱性”の課題がありました。この課題に対して、名古屋大学が開発した GaN 半導体材料を用いた半導体フォトカソード(GaN 系フォトカソード)により、従来技術を 20 倍超える高耐久化が達成され、50 年来の電子ビームイノベーションに向けたブレークスルーが実現しました。さらに、PeS 社により開発された半導体フォトカソード技術に特化した電子銃により、半導体製造現場での利用条件を満たす電子ビーム運転時間とアップタイム率^{注5)}が達成され、GaN フォトカソードにより切り拓かれた産業技術化への道は、より盤石なものとなりました。また、PeS 社は、特にパルス電子ビームに着目して、半導体の検査・計測にも用いられる走査型電子顕微鏡(SEM)技術の“電子ビーム走査”を、フォトカソードに照射するレーザーと同期させて、SEM 像内にピクセル単位で選んだ任意の場所に任意の強度の電子ビームを与える、選択的電子ビーム照射技術(Digital Selective e-Beaming, DSeB 技術)を発明しました。

【検査・計測技術の革新的アプローチの有効性実証】

半導体デバイスの製造技術において、微細化や 3 次元構造化のためのプロセス技術は確立しているものの、歩留まり課題に対応する検査や計測技術が、有効な解決策が無く次の通り限界を迎えつつあります。

・課題①: ナノスケールトランジスタの電氣的な検査・計測

高密度に集積された微小トランジスタで構成される半導体チップでは、個別のトランジスタを接触式で電氣的検査を行うことは困難。

・課題②: 3D 構造半導体デバイスの検査・計測(高アスペクト比の穴底観察)

さらに、2.5D、3D チップレット^{注6)}など 3 次元構造化された半導体デバイスでは、間口がミクロン以下の高いアスペクト比の穴構造を持つため、穴の貫通から側壁や底の構造・欠陥・異物などの検査・計測も困難。

それぞれの課題に対して PeS 社は、半導体製造の歩留まり改善に資する検査・計測技術に対する新しいアプローチの有効性の実証に成功しました。

・課題①の解決策:

メモリデバイス内のナノスケールトランジスタを DSeB 技術で局所的に狙い、電子ビームによる帯電を利用したゲートバイアス^{注7)}発生(非接触駆動)とその様子を SEM 像として観測することに成功。

→ ナノスケールトランジスタの電氣的な検査・計測への有効性の実証

・課題②の解決策:

高いアスペクト比の構造のシリコントレンチの深部観察において、底部を局所的に DSeB 技術で選び、底の異物および底部構造の観測に成功。

→ 3D 構造半導体デバイス(高いアスペクト比の構造)の検査・計測の有効性の実証

これらの成果は、従来技術では困難だった半導体製造の前工程での電氣的な非接触検査・計測のみならず、高アスペクト構造深部領域における欠陥や形状の検査・計測までの可能性を拓くものです。それゆえ本プロジェクトは、半導体デバイス製造における有効な解決策が無かった歩留まり課題に対して、新たなソリューションを提供すると期待されます。

【成果の意義】

キオクシア岩手はこれらの実証を受け、将来的な製造ラインにおける基盤技術としての導入を見据え、製造現場における導入評価を開始します。今後、実際の工程における欠陥検出や原因特定等の歩留まり向上に対する本技術導入効果を詳細に検証していく方針です。

本取り組みは、大学発技術の社会実装モデルとしても注目されており、大学発スタートアップと大手企業の連携による半導体製造革新の具体的な一歩となるものです。

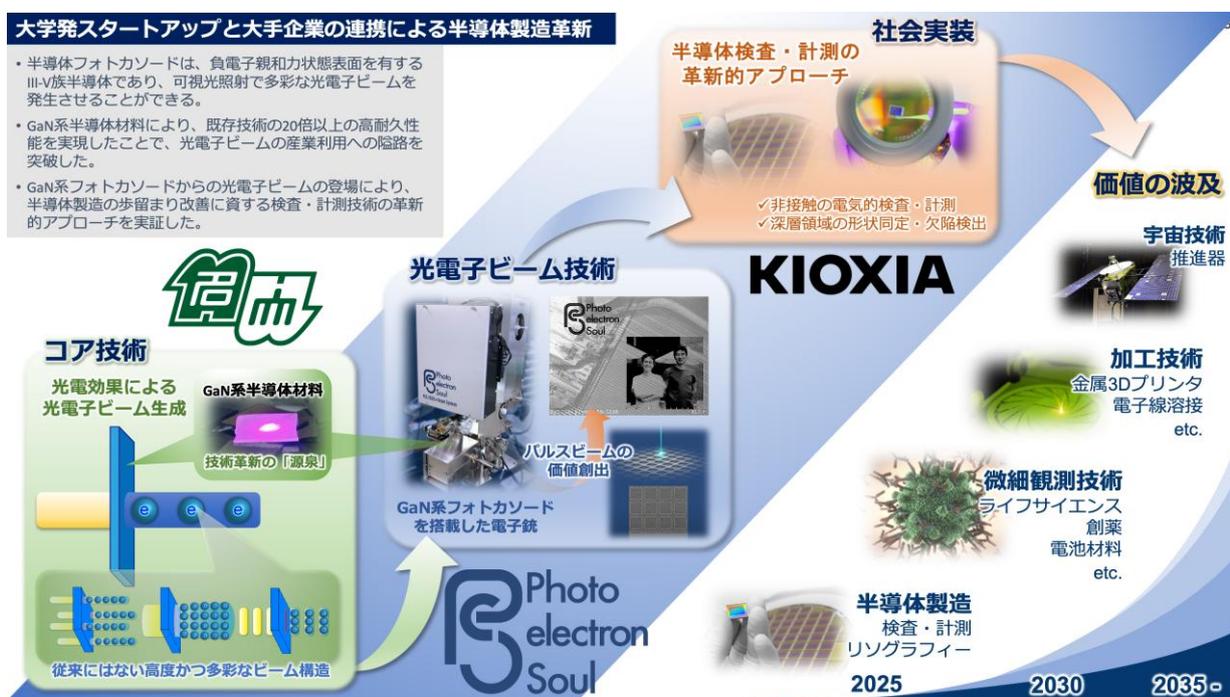


図 1. 大学発スタートアップと大手企業の連携による半導体製造の技術革新

【用語説明】

注 1)半導体フォトカソード:

光照射により電子を放出する機能を持つ半導体材料で構成された電子源。特に、アルカリ金属を表面に原子層レベルに薄く形成されたものでは、半導体のバンドギャップの波長の光で電子放出が可能となる。

注 2)GaN 半導体材料:

窒化ガリウム(Gallium Nitride)の略で、GaN や InGaN(Indium Gallium Nitride)は近紫外領域の青色 LED などに使用されている半導体材料。次世代パワー・通信・光電子技術の中核材料としても注目されている。

注 3)アスペクト比:

半導体デバイス内での、穴や溝などの構造の深さを穴径や溝幅で割った比率。3D NAND デバイスにおいて、メモリーセルや配線層間接続などの形成では、10 以上の高いアスペクト比を持つ構造が不可欠となっている。

注 4)前工程:

半導体製造におけるウェーハ上への回路素子形成までの工程を指す。

注 5)アップタイム率:

機器やシステムが正常に稼働している時間の割合を示す指標。半導体製造における検査・計測プロセスでは、対義語であるダウンタイムと共に歩留まりに直接関わる重要な指標となっている。

注 6)チップレット:

大規模な半導体チップを複数の小さなチップ(チップレット)に分割し、それらを組み合わせることで1つの機能を実現する技術。

注 7)ゲートバイアス:

トランジスタのゲート端子に印加する電圧で、電流の流れを制御する。